

## ***Rapport de mission effectuée à l'Université de BIRZEIT***

### ***(Territoires Palestiniens)***

***du 12 février 2005 au 19 février 2005***

#### ***Composition de la mission***

Joëlle MAILLEFERT, professeur agrégé à l'IUT de CACHAN.

Cette mission s'est déroulée en même tant que celle de Jean DEPREZ, professeur à l'IUT de Cachan, Université PARIS-SUD, effectuée dans le cadre du programme TEMPUS « Formation d'Intégrateurs de Systèmes Industriels » et de l'aide apportée par le Consulat de France à Jérusalem à l'Autorité Palestinienne pour la mise en place de Bachelor of Technology.

#### ***Planning***

- samedi 12 février, transport PARIS – TEL AVIV, quelques problèmes avec la sécurité à l'arrivée, transfert en taxi de l'aéroport BEN-GOURION au barrage de KALANDIA, puis de KALANDIA à RAMALLAH
- du dimanche 13 au jeudi 17 février, cours à BIRZEIT et séjour à RAMALLAH, hôtel Royal Court
- vendredi 18 février, transfert, via KALANDIA, de RAMALLAH à JERUSALEM, tourisme et nuit à l'hôtel AMBASSADOR. Dîner en compagnie de Jean-Pierre PONCET, chargé de coopération au Consulat de France à JERUSALEM, d'Amer BALI et d'Hanna BULLATA, 2 anciens boursiers palestiniens du « Programme Spécial des 100 bourses »
- samedi 19 février, transfert en taxi de JERUSALEM à l'aéroport BEN GOURION et retour à PARIS. Nos ordinateurs portables ont occupé longuement les jeunes filles militaires chargées de la sécurité avant l'enregistrement.

#### ***Financement***

Billet d'avion et vacances d'enseignement : UNESCO,  
« Per Diem » : IUT de CACHAN, UNESCO

#### ***Objectifs et contexte de la mission***

Suite aux Universités d'été de Saïda (Liban – 2001), et de Lattaquié (Syrie - 2004), Abdel Karim AWAL, enseignant et Wasel GHANEM chef du Département d'Ingénierie Électrique à l'Université de BIRZEIT, ont souhaité que je vienne dans leur Département assurer une session en électronique numérique. Cette fois-ci, l'objectif était de former des enseignants et ingénieurs de différentes Universités Palestiniennes aux concepts et techniques de la logique programmable (FPGA) et du langage VHDL (voir le programme en Annexe 1). Cette action avait également pour but de renforcer la mise en place du réseau d'experts dans le cadre du programme TEMPUS FINSI.

## **Déroulement des cours**

Les cours se sont déroulés du dimanche 13 février au jeudi 17 février 2005 (5 jours), de 8h à 13h. Ces dates correspondaient à la 1<sup>ère</sup> semaine du 2<sup>ème</sup> semestre universitaire à BIRZEIT, période pendant laquelle peu de cours ont lieu, ce qui a facilité la disponibilité des enseignants auditeurs.

Jeudi 17 février, l'Université a été occupée par des étudiants grévistes (problème lié aux modalités de paiement des droits d'inscription) et évacuée. Moyennant les bons offices de Wasel GHANEM, notre session a pu tout de même avoir lieu.

Une salle munie de 15 ordinateurs et équipée d'un vidéo projecteur avait été mise à disposition. J'avais fourni, par courrier électronique, le logiciel, les supports de cours, et de travaux pratiques (en anglais), utilisés pendant la semaine. Tout avait été installé et la salle était opérationnelle dès le début des cours. Les supports de cours et de travaux pratiques n'ont été photocopiés qu'en cours de session, les auditeurs ont utilisés des supports informatisés. Chaque auditeur a reçu un CD-ROM (duplication assurée à BIRZEIT) contenant tous les supports de cours, travaux pratiques, documentation et logiciel utilisé pendant la session (version « Étudiant » d'un logiciel professionnel, utilisé couramment à l'IUT de CACHAN).

J'ai utilisé durant la session et laissé à BIRZEIT des maquettes pédagogiques réalisées à l'IUT de CACHAN, ainsi que 4 kits de développement ALTERA qui avaient été achetés dans le cadre d'un projet conjoint (PAI) avec le PPU en 2002 et qui n'avaient pas pu être acheminés avant la fin de ce projet (voir Annexes 2 et 3). L'Université de BIRZEIT possédaient d'ailleurs déjà 2 kits semblables donnés lors de l'Université d'été de Saïda (Liban - 2001) et utilisées lors de projets par les étudiants.

Les cours se déroulaient sous la forme de « cours/TP », les  $\frac{3}{4}$  du temps étaient consacrés à de la pratique. Les techniques de simulation ont été largement mises en œuvre. Les auditeurs ont pu, d'autre part, tester leurs applications sur les maquettes pédagogiques et les 6 kits de développement ALTERA disponibles. De plus, j'ai donné à Abel Karim AWAL quelques circuits intégrés lui permettant d'assurer leur remplacement sur les kits, ainsi que les informations nécessaires pour reproduire les maquettes pédagogiques.

17 auditeurs (dont une femme) ont assisté aux cours (voir Annexe 4) dont 15 régulièrement. La plupart travaillent dans le Département d'Ingénierie Électrique de BIRZEIT, la femme est enseignante à l'Université AN NAJAH de Naplouse, deux collègues au PPU d'HEBRON. Étant donné les conditions très difficiles pour se déplacer en Cisjordanie, ces 3 personnes ont fait l'effort de rester toute la semaine sur place et ont été logées chez des connaissances.

Les cours ont été dispensés en anglais. Tous les auditeurs semblaient bien comprendre cette langue, deux ne la parlaient pas. Chaque jour, seuls 2 ou 3 auditeurs revenaient travailler après le déjeuner (bien organisé et pris à la cafétéria de l'Université).

Hormis une personne, qui n'a d'ailleurs pas assisté de façon assidue à la session, la compréhension des cours a été bonne. Plusieurs enseignants connaissaient déjà ces techniques, les autres possédaient suffisamment de bases pour les appréhender. J'ai noté cependant un manque de méthodologie et surtout de la réticence à appliquer les méthodes de développement proposées. Par ailleurs, très peu de notes sont prises pendant les cours, l'habitude étant de disposer d'un manuel détaillé. La possibilité d'effectuer des tests sur des systèmes réels a été je crois motivante et appréciée. Nous avons pourtant souvent remarqué que les universitaires au Moyen-Orient, évitent d'affronter la réalité du maquetage et des Travaux Pratiques.

Le niveau du cours proposé ici correspond à celui enseigné à l'IUP de Cachan (Maîtrise en Formation Continue). J'ai cherché à donner aux auditeurs des éléments fondamentaux leur permettant, moyennant un travail personnel certain, d'acquérir le recul et le savoir suffisant à l'élaboration de cours, de TP et l'encadrement de projets à un niveau universitaire.

## **Conclusion et remarques**

D'après un dialogue avec eux, les auditeurs ont été satisfaits de la semaine de cours dispensée (mais aucune enquête d'évaluation n'a été menée). Ils auraient souhaité une session plus longue (mais ne revenaient pas travailler l'après-midi). Je regrette que seulement 3 auditeurs non enseignants à BIRZEIT aient assisté aux cours. Il n'y avait en particulier personne des PTC ni d'AL QUDS. J'avais fourni la date de la session dès novembre, mais il semble que celle-ci n'ait été diffusée que le 5 février (mail d'invitation de Wasel GHANEM aux établissements du 3 février 2005).

Concernant la suite donnée à la session, je ne suis pas sûre que les collègues du PPU et d'AN NAJAH soient à même de diffuser leurs nouvelles compétences auprès de leurs collègues, et qu'ils puissent proposer la mise en place de nouveaux cours. Ils pourront peut-être proposer à quelques étudiants qu'ils encadrent eux-mêmes l'utilisation des techniques FPGA en projet.

J'ai moins d'inquiétude pour BIRZEIT. Apparemment les techniques FPGA sont déjà enseignées et connues de plusieurs collègues, et les 2 kits donnés à SAIDA mis en œuvre. Aujourd'hui, le faible coût des moyens informatiques et la généralisation de l'usage de la CAO permettent d'enseigner les techniques de l'électronique de façon presque satisfaisante. L'équipement fourni cette fois-ci complète utilement ce qui existe déjà et devrait permettre à davantage d'étudiants de tester réellement leurs applications. L'idéal serait que ce matériel soit dupliqué et utilisé par tous les étudiants en Travaux Pratiques et non pas par quelques-uns en projet.

Actuellement, seule l'Université de BIRZEIT dispose de matériel pédagogique (fourni par l'IUT de Cachan). Une partie de ce matériel provient d'auto-équipement et est simple à réaliser à condition de disposer de techniciens compétents et d'un atelier de réalisation et de maintenance équipé. L'autre partie (les kits ALTERA) a été achetée via un programme de coopération développé par la société ALTERA avec les universités (« University Program ») et dont l'inscription est accessible par internet. En France, on s'adresse au coordonnateur français de ce programme (Université de Montpellier) pour s'approvisionner. Les kits coûtent 150\$ pièce, cela n'est pas une grosse somme. Il suffirait que les Universités palestiniennes puissent adhérer à un tel programme (coordonnateur à TEL AVIV ...). De même, concernant l'approvisionnement en pièces de rechange, il est certain qu'il existe en Israël des distributeurs de composants. Bien que certains palestiniens aient le droit de se déplacer en Israël et que l'acheminement postal soit possible, j'ai senti, au moins à BIRZEIT, une nette réticence à passer par ce canal. Les collègues palestiniens préfèrent attendre notre éventuelle et aléatoire venue pour la fourniture de composants. Dans ce cas, soit nous utilisons les stocks de notre propre établissement, soit nous achetons personnellement les composants, le remboursement se faisant selon des procédures fort diverses...La solution reste à trouver.

Pour terminer, je souhaite remercier toute l'équipe du département d'ingénierie électrique de BIRZEIT pour son accueil, en particulier Abdel Karim AWAL, enseignant et Wasel GHANEM qui ont organisé la session. Je salue Odeh NASER, qui nous a emmené marcher dans les collines et les chemins autour de Ramallah, et avec qui nous avons rêvé des futurs chemins de randonnée en Palestine



Joëlle MAILLEFERT  
Le 23 février 2005

**ANNEXE 1 – Programme de la session  
(copie de diapositives présentant la session)**

DEVELOPMENT METHODS FOR FPGA

Concrete approach of the development methods for PLDs and FPGAs

VHDL language

A development tool  
(QUARTUS software + kit for universities)

Architecture of ALTERA PLDs and FPGAs

PREREQUISITIES

Basic concepts in digital electronics

Combinatorial Logic  
(Natural and signed binary numeration, boolean operators, logical functions, truth table, multiplexor, decoder)

Sequential Logic  
(Flip-flops, registers, counters, state machines)

***ANNEXE 1 suite – Programme de la session  
(copie de diapositives présentant la session)***

SCHEDULE

Day #1 :  
Introduction  
VHDL language in combinatorial logic  
Workshop #1

Day #2 :  
VHDL language in sequential logic - state machines  
Workshop #2

Day #3 :  
VHDL language in sequential logic  
End of Workshop #2

Day #4 :  
Project : a 2 digits counter designed with the UP Board  
Workshop #3

Day #5 :  
Architecture of PLDs and FPGAs  
Advanced use of MaxPlus 2 - Workshop #4

**ANNEXE 2 – Facture du matériel acheté pour le PPU**



910

Montpellier, le 21 mai 2003

POLE CNFM MONTPELLIER

**FACTURE N° ALT9408/291**

**Le Directeur**  
**G. MICHAÏLESCO**

ADRESSE : IUT Cachan  
9, avenue de la Division Leclerc  
Boîte Postale 140  
94230 CACHAN Cedex N

Vcommande n° 2003 910 0000760 en daté du 30/04/2003  
Monsieur MAILLEFERT

OBJET	Quantité	Prix Unitaire	MONTANT NET HT
UP2 Design Laboratory Package	6	185,00	1 110,00 €
TOTAL HT			1 110,00 €
TVA 19,6%			217,56 €
<b>TOTAL TTC</b>			<b>1 327,56 €</b>

Somme à verser à M. l'Agent Comptable de l'Université Montpellier II :  
CCP Montpellier 10071 34000 00003003385 65 en précisant les références mentionnées ci-dessus.

Au profit du compte CNFM 9408  
UB 940 Conv B201

Pr Michel ROBERT

**Coordination Nationale de Formation  
en Microélectronique**  
PCM-Pôle CNFM de Montpellier  
L.I.R.M.M. CC 477 161, rue Ada  
34392 MONTPELLIER Cedex 5  
Tél: 04 67 14 96 84 Fax: 04 67 14 96 85

Mandat n° 8 PP  
Imputation 60674  
Bordereau n° 113  
Exercice 2003

Je soussigné certifie  
Le service fait le 26/05/03  
La Déléguée Chargée du Secrétariat Général  
de l'I.U.T. de Cachan  
  
**Monique GOULVESTRE**


### ANNEXE 3 – Attestation de don et d'engagement d'utilisation d'équipement



## ATTESTATION

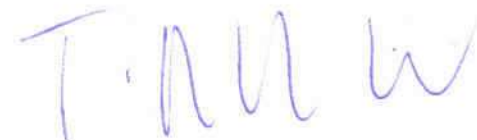
The following equipment, used for the training workshop in VHDL / FPGA, held in Bir Zeit University (12<sup>th</sup> to 17<sup>th</sup> of February, 2005), will stay in the Electrical Engineering Department of Bir Zeit University, to be available for the Palestinian Universities for further educational use with students or during training of trainers.

- 4 ALTERA University Program Kits for programming and testing PLD and FPGA
- 2 PLD programming boards developed in IUT CACHAN
- 1 test expansion board developed in IUT CACHAN
- 4 programming connectors

  
Wasel GHANEM,  
Chairman of Electrical Engineering Department



Bir Zeit University, February 17<sup>th</sup>, 2005

  
Joëlle MAILLEFERT,  
Professor in IUT Cachan, Paris Sud-XI University



**ANNEXE 4 – Liste des auditeurs**

Name	e mail	University, College, Department
Joelle Maillefert	joelle.maillefert@iut-cachan.u-psud.fr	IUT Cachan Paris Sud University
Abdel-Karim Awwad	akqrim@birzeit.edu	Birzeit University
Hameen Atef AL-Out	hameen2004@yahoo.com	Al-Jayh - National University
Hani Hashem Mis'ek	hmisef@birzeit.edu	Birzeit University
Ghassan Qarou'a	ghassan@sts.com.ps	Birzeit Univ.
Abdul-Fattah AL-Batshan	abotran@birzeit.edu	BZU
Ahmad Al-Sadeh	asadeh@birzeit.edu	Birzeit University
Abdulwadd AL-Jarisi	aqjarisi@birzeit.edu	Birzeit University
Abdullatif Abu Issa	abuissa@birzeit.edu	Electrical Eng. Dept. - Birzeit Univ.
Mohammad Jubeh	jubeh@birzeit.edu	Electrical and Computer System Eng.
Zahir Fustawf	zafustawf@birzeit.edu	Electrical
Abdelkaf H. Jabbarsh	ajabbarsh@yahoo.com	Birzeit university
Odeh Naser	onaser@birzeit.edu	Electrical Eng. Dept. - Birzeit Univ.
Ahmad Iqdimad	aiqdimad@birzeit.edu	Elect. Eng. Dept. Birzeit Univ.
Jamal Tmizeh	jsalem@birzeit.edu	Elect. Eng. Dept - BZU
Salah Hamayel	Shamayel@birzeit.edu	=
Alain Joudal AL-Tammimi	eng_atammimi@yahoo.com	=
Ismael Moh'd Ibsais	man30005@yahoo.com	PPH, Elect. Eng. Dept.
		APU, Elect. Eng. Dept.